

## 2.2.3 JTAG ケーブルの接続 (TX49\_EJTAG\_40P)

TX49 で JTAG 機能を使ったデバッグを行う場合はターゲットボード上に、JTAG ケーブルを接続するための回路やコネクタが必要になります。以下の図を参考にしてターゲット上に回路を用意しておいてください。また、必ずご使用の CPU のユーザーズマニュアルもあわせてご確認ください。なお、JTAG ケーブルは TX49\_EJTAG\_40P (トレース対応) ケーブルを使用してください。ターゲット側が 38 ピン高密度コネクタの場合は、オプションの『TX49\_EJTAG アダプタ』が必要です。『JTAG ケーブルの接続 (TX49\_EJTAG\_38P 高密度コネクタ)』(30 頁) を参照してください。

### (1) ターゲット に用意するコネクタ (TX49\_EJTAG\_40P)

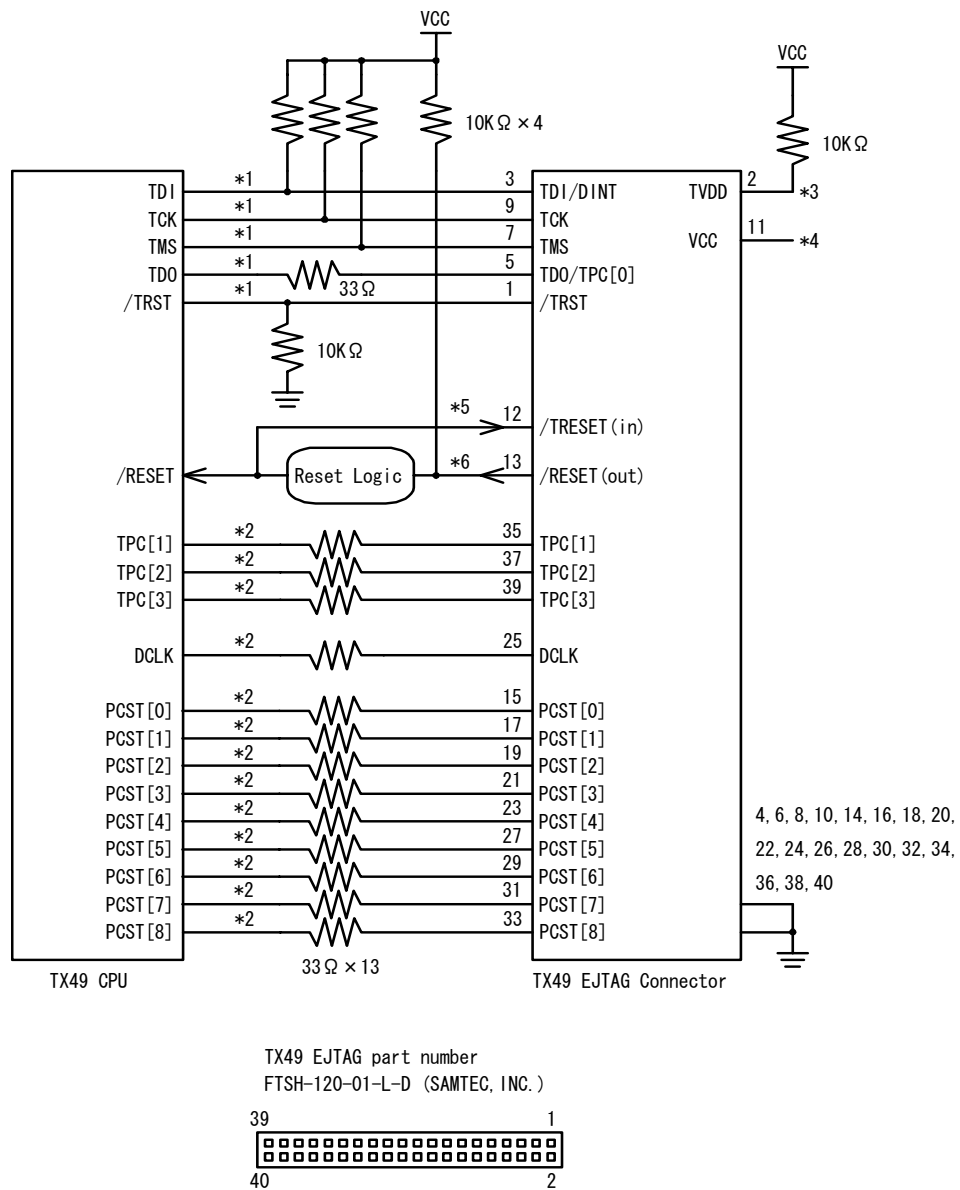


図 2-9 JTAG 接続コネクタ推奨回路例 (TX\_49\_EJTAG\_40P)

注 1. \*1 パターン長はできるだけ短くしてください。

- 注 2.\*2 これらの信号はトレースで使用する高速な信号線です。パターン長は最短でかつ交差なく、パターン間隔を広く配線することを推奨します。また、パターン長は等長配線になるようにしてください。兼用ピンになっている場合は CPU のでできるだけ近いところで、パターンを切り替えられるようにジャンパー等の回路を追加してパターンを設計してください。トレース機能を使わない場合は未配線でもかまいません。
- 注 3.\*3 このピンは抵抗 (10K $\Omega$ ) を介して I/O 電源に接続することを推奨します。GND に接続でも問題ありません。このピンの機能については後述のターゲット電源監視を参照してください。
- 注 4.\*4 このピンは未接続を推奨します。電源に接続でも問題ありません。機能については後述のターゲット電源監視を参照してください。
- 注 5.\*5 /TRSET は CPU のリセット信号をツールに出力する端子です。本製品でこの信号は現在未使用ですが配線することを推奨します。
- 注 6.\*6 /RESET は、本ツールからの負論理オープンコレクタ出力信号です。この信号で CPU をリセットできるようにリセット回路を設計してください。

#### 【注意】

CPU によってはトレース信号出力が兼用ピンになっているものがあり、トレースを使用する場合、リセット時に設定する必要があります。CPU 及びボードのマニュアル等を参照して、兼用ピンの確認と設定をして下さい。また、ボード設計時には、これらの設定が可能ないように、ジャンパー等の回路を追加してください。

表 2-4 TX49 トレース兼用ピン

CPU 名	設定端子	トレースで使用する場合の論理	兼用機能
TX4925	TDO	Low	PCMCIA
TX4938	DATA[6]	Low	ETHER1

## (2) コネクタピン配列 (TX49\_EJTAG\_40P)

使用コネクタ型番 FTSH-120-01-L-D(ストレート) (SAMTEC 社製)

表 2-5 TX49\_EJTAG\_40P コネクタピン配列

PIN 番号	信号名	PIN 番号	信号名
1	/TRST	2	TVDD *1
3	TDI/DINT	4	GND
5	TDO/TPC[0]	6	GND
7	TMS	8	GND
9	TCK	10	GND
11	NC *4	12	/TRESET(in) *2
13	/RESET(out)	14	GND
15	PCST[0] *3	16	GND
17	PCST[1] *3	18	GND
19	PCST[2] *3	20	GND
21	PCST[3] *3	22	GND
23	PCST[4] *3	24	GND
25	DCLK *3	26	GND
27	PCST[5] *3	28	GND
29	PCST[6] *3	30	GND
31	PCST[7] *3	32	GND
33	PCST[8] *3	24	GND
35	TPC[1] *3	36	GND
37	TPC[2] *3	38	GND
39	TPC[3] *3	40	GND

\*1:TVDD は、10K $\Omega$  の抵抗を通して I/O 電源に接続してください。

\*2:/TRESET 信号は CPU のリセット信号をツールに出力する端子です。本製品でこの信号は現在未使用ですが配線することを推奨します。

\*3:これらの信号はトレースで使用する高速な信号線です。パターン長は最短でかつ交差なく、パターン間隔を広く配線することを推奨します。また、パターン長は等長配線になるようにしてください。兼用ピンになっている場合は CPU のできるだけ近いところで、パターンを切り替えられるようにジャンパー等の回路を追加してパターンを設計してください。トレース機能を使わない場合は未配線でもかまいません。

\*4:このピンは未接続を推奨します。電源に接続でも問題ありません。機能については後述のターゲット電源監視を参照してください。

### (3) ターゲット電源監視

JTAG のツール側から出力信号 (TCK,TMS,TRST,TDI) の電圧レベルは、入力された電圧レベルをバッファの電源としていますので、ターゲットの電圧と同じ電圧で出力されます。このときの、電圧範囲は、1.8V-3.3V の範囲を許容します

本プローブはターゲット電圧検出を IC クリップまたは、コネクタの 2 番ピン /11 番ピンのいずれかを選択できます。下図の TX49-EJTAG プローブの JP1 によって設定します。

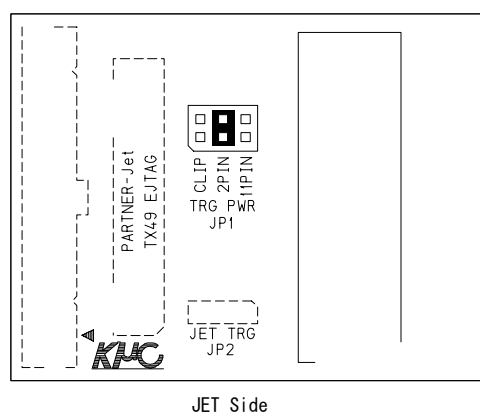


図 2-10 ターゲット電源選択 (TX\_49\_EJTAG\_40P)

表 2-6 ターゲット電源選択 (TX\_49\_EJTAG\_40P)

入力箇所	JP 設定	備考
クリップ (赤)	CLIP	ターゲットの JTAG IO 電圧は付属の IC クリップから供給します。(消費電流は TYP 30mA) 2 番ピンも 11 番ピンのどちらにも電源が供給されていない場合。
TX49-EJTAG 2PIN	2PIN (default)	推奨回路のように、コネクタ 2 番ピンにターゲット IO 電圧が接続されている場合。(2 番ピンの消費電流は TYP 1mA 以下)
TX49-EJTAG 11PIN	11PIN	11 番ピンにターゲットの IO 電圧が接続されている場合(消費電流は TYP 30mA)

コネクタ 2 番ピンおよび 11 番ピンのどちらもターゲットの IO 電源が接続されていない場合は、付属の IC クリップでターゲット IO 電源に接続してください。IC クリップは、JTAG ケーブルの両端の両方のプリント基板上のいずれかに接続できます。JTAG コネクタの 2 番ピンまたは 11 番ピンが電源接続されている場合は、IC クリップの接続は不要です。